ICS 31.200
CCS L55

T/CASME

中 国 中 小 商 业 企 业 协 会 团 体 标 准

T/CASME XXXX—2023

车规级电源管理芯片

Vehicle regulation level power management chip

（征求意见稿）

在提交反馈意见时，请将您知道的相关专利连同支持性文件一并附上。

2023－XX－XX 发布　　2023－XX－XX 实施

中国中小商业企业协会　　发 布

前　　言

本文件按照GB/T 1.1—2020《标准化工作导则　第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由××××提出。

本文件由中国中小商业企业协会归口。

本文件起草单位：××××

本文件主要起草人：××××

车规级电源管理芯片

1 范围

本文件规定了车规级电源管理芯片的基本要求、技术要求、芯片测试、检验规则、标志、包装、运输及贮存等内容。

本文件适用于车规级电源管理芯片的生产制造。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，注日期的引用文件，仅该日期对应的版本适用于本文件；不注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

AEC-Q001 部件平均测试指南
AEC-Q002 良率统计分析指南
AEC-Q003 集成电路特征化指南
AEC-Q004 零缺陷指南
GB/T 191 包装储运图示标志
GB/T 2423.1 电工电子产品环境试验 第2部分:试验方法 试验A:低温
GB/T 2423.2 电工电子产品环境试验 第2部分:试验方法 试验B:高温
GB/T 2828.1 计数抽样检验程序第1部分:按接收质量限(AQL) 检案的逐批检验抽样计划
GB/T 7092 半导体集成电路外形尺寸
GB/T 17626.2 电磁兼容 试验和测量技术 静电放电抗扰度试验
GB/T 34590 道路车辆 功能安全
GB/T 42706.5 电子元器件 半导体器件长期贮存 第5部分：芯片和晶圆

3 术语和定义

下列术语和定义适用于本文件。

3.1

芯片

半导体元件产品的统称，是由独立半导体设备和被动组件，集成到衬底或线路板所构成的小型化电路。

3.2

车规级电源管理芯片

技术标准达到车规级，可应用于汽车电源控制管理的芯片。

3.3

引脚

从芯片内部电路引出与外围电路的接线，所有的引脚就构成了这块芯片的接口，可划分为脚跟、脚趾、脚侧等部分。

4 基本要求

4.1 芯片属性

4.1.1 车规级芯片应具有高可靠性、高安全性、零缺陷率、批次一致性高的基本属性。
4.1.2 高可靠性是指处理器芯片工作环境恶略，EMC 要求苛刻等。
4.1.3 高安全性是指处理器芯片电路设计要符合功能安全的要求，避免因系统失效带来的危险。
4.1.4 零缺陷率是指汽车属于高危险性产品，其控制器在设计和生产环节要做到零缺陷。

4.1.5　批次一致性是指对处理器芯片的生产工艺和材料的稳定性的要求。

4.2　安全要求

4.2.1　芯片功能安全应符合 GB/T 34590 的要求。
4.2.2　芯片应正确提供数据通信、计算控制功能，当由于故障而造成功能失效时，应在故障处理时间间隔内进入安全状态，在故障退出、消除条件未满足时，不应退出安全状态。

4.3　质量控制要求

4.3.1　芯片设计过程和芯片制造过程应符合相关标准中关于研制过程质量控制的规定。
4.3.2　在设计阶段，芯片应满足 GB/T 34590 的标准要求，符合 AEC-Q004 第 3 章规定的功能安全管理流程。
4.3.3　在制造阶段，芯片应符合 AEC-Q001、AEC-Q002、AEC-Q003、AEC-Q004 的要求。

4.4　工作条件

芯片工作条件应符合下表1要求。

表 1　芯片工作条件

序号	工作条件	要求
1	输入电压（V_{IN}）	3.3 V～36 V
2	最小启动电压	3.8 V
3	启动后维持工作最小电压	3.1 V
4	输出电压(V_{OUT})	0.8 V～0.95×V_{IN}
5	工作节温(T_J)	-40 ℃～150 ℃

4.5　封装要求

4.5.1　芯片应按 GB/T 7092 半导体集成电路外形尺寸规定进行封装。
4.5.2　应考虑空间、走线、焊接维修、工艺复杂度、生产成本等因素对芯片封装过程的影响。

4.6　引脚要求

引脚名称及要求应符合表2要求。

表 2　引脚要求

序号	名称	描述
1	PGND	功率地。
2	VIN	输入。VIN为所有内部控制电路和输出供电。两个VIN引脚对称分布以降低EMI，内部有互相连接。将去耦电容最短距离分别放置在两个VIN和PGND引脚之间，以最大限度地降低开关尖峰。
3	BOOT	自举引脚。BOOT是连接到SW的高边MOSFET驱动的正电源。在BOOT和SW之间连接自举电容。
4	FREQ	频率设置引脚。将一个电阻从FREQ 引脚连接到地以设置开关频率。
5	VCC	内部偏置供电。VCC是内部LDO的输出，为内部控制电路和栅极驱动器供电。将一个最小1 μF的去耦电容从VCC连接到地，并将其放置在尽可能靠近VCC引脚的位置。
6	AGND	模拟地。
7	FB	反馈输入。FB是误差放大器的负输入，其典型值为0.8 V。如需可调输出，请将该引脚连接到输出和AGND之间的外部反馈分压器的中点。这将设置输出电压。
8	PG	电源良好指示信号。PG的输出是一个开漏。如果使用PG，则必须通过上拉电阻将其连接到电源。如果输出电压在标称电压的94.5 %至105.5 %范围内，PG将变为高电平；如果输出电压高于标称电压的107 %或低于93 %，则PG变低。如果不使用P引脚，请将其悬空。
9	EN	使能。EN引脚拉至指定门限（约0.85 V）以下以关断芯片。将EN拉至指定阈值（约1.02 V）以上以启用芯片。请不要悬空EN引脚。
10	SW	开关节点。SW是高边MOSFET的源极，也是低边MOSFET的漏极。
11	NC	未连接。使其悬空。

表2　引脚要求（续）

12	BST	自举。BST是连接至SW的高侧MOSFET驱动的正电源。在BST和SW之间连接一个旁路电容器。参考应用章节来帮助选型。
13	SYNC/MODE	同步输入和模式选择引脚。将此引脚拉至规定值0.4 V以下(用于AAM作)或拉至高于规定值1.4 V(用于FCCM操作)将此引脚连接至外部200 Hz 至2.5 HZ时钟源，芯片将与外部时钟频率同步，并运行在FCCM 模式中。该引脚内部有一个100内部下拉电阻，当该引脚悬空时，该零件将在AAM运行。
14	BIAS	外部偏置。连接至VOUT为5 V电源以降低静态电流。对于5 V的输出电压，将此引脚直接连接至VOUT。对于其他输出版本可将此引脚连接至外部5 V电源或GND。应避免在VIN之前提供外部偏置电压。请勿悬空该引脚。

5　技术要求

5.1　外观要求

5.1.1　产品表面不应有明显的凹痕、毛刺、划伤、裂缝、变形等现象。
5.1.2　产品表面镀、涂层应均匀，应无凝结、脱落、色差、龟裂和磨损等现象。
5.1.3　产品的金属器件不应有腐蚀和机械损伤。

5.2　功能特性要求

5.2.1　芯片应支持 3.1 V 冷启动功能。
5.2.2　芯片应具备增强电池续航的功能。
5.2.3　芯片应支持打嗝模式的过流保护(OCP) 。
5.2.4　芯片应支持可浸润封装。
5.2.5　芯片输入电压 VIN 范围满足 3 V～36 V。
5.2.6　芯片运行节温范围满足-40 ℃～150 ℃。
5.2.7　芯片最小导通时间不大于 65 ns。
5.2.8　芯片最小关断时间不大于 50 ns。
5.2.9　芯片频率设置范围应满足 350 kHz～2.5 MHz (fSW)。
5.2.10　芯片应支持 AEC-Q100 Grade 1 等级认证。

5.3　电特性要求

电特性应符合表3的要求。

表 3　芯片电特性

参数	条件	最小值	典型值	最大值	单位
输入电压					
VIN输入欠压锁定上升阈值		3.4	3.65	3.9	V
VIN输入欠压锁定下降阈值		2.6	2.9	3.1	V
VIN输入电压锁定迟滞阈值			750		mV
VIN静态电流	V_{FB}=0.85 V,空载,T_J=25 ℃		20	28	μA
	V_{FB}=0.85 V,空载,T_J=-40 ℃～125 ℃			34	μA
	V_{FB}=0.85 V,空载,T_J=-40 ℃～150 ℃			80	μA
VIN静态电流(开关)	开关中,R_{FB1}=1 MΩ,R_{FB2}=191 kΩ,空载		25		μA
VIN关断电流	V_{EN}=0 V		1	10	μA
VIN过电压保护上升阈值		37.5	37.5	40	V
VIN过电压保护下降阈值		34.5	36.5	39	V
VIN过电压保护迟滞阈值			1		V
开关频率					

表3　芯片电特性（续）

开关频率	R_{FRE}=86.6 kΩ,无FSS	332	415	498	KHz
	R_{FRE}=34.8 kΩ,无FSS	900	1000	1100	KHz
	R_{FRE}=15 kΩ,无FSS	1980	2200	2420	KHz
展频调制(FSS) 范围			±10		%
FSS 调制频率			15		KHz
最小导通时间			65	80	ns
最小关断时间			50	70	ns
最大占空比		98	99.5		%
SW 泄漏电流	V_{SW}=V_{BOOT}=0 V或V_{IN},V_{EN}=0 V, T_J=25 ℃		0.01	1	μA
	V_{SW}=V_{BOOT}=0 V或V_{IN},V_{EN}=0 V,T_J=-40 ℃～150 ℃		0.01	5	μA
高边 MOSFET (HS- FET) 导通阻抗	V_{BOOT}-V_{SW}=5 V		70	130	mΩ
低边 MOSFET (LS- FET) 导通阻抗	V_{CC}=5 V		50	90	mΩ
输出和调整					
反馈(FB)电压	T_J=25 ℃	0.794	0.8	0.806	V
	T_J=-40 ℃～150 ℃	0.79	0.8	0.81	V
FB 输入电流			0	100	mA
VOUT 输出电流	V_{EN}=0 V,V_{OUT}=0.3 V	2	4		mA
自举(BOOT)					
BOOT-SW 上升			2.5	2.9	V
BOOT-SW 下降			2.3	2.7	V
BOOT-SW 迟滞			0.2		V
使能					
EN 上升阈值		0.97	1.02	1.07	V
EN 下降阈值		0.8	0.85	0.9	V
EN 迟滞阈值			170		mV
软启动(SS)和VCC					
软启动时间	EN 为高到软启动完成	3	5	7	ms
VCC 电压	I_{VCC} = 0 A	4.7	5	5.3	V
VCC 调整率	I_{VCC} = 30 mA		1		5
VCC 电流限	V_{CC} = 4 V	50	70		mA
电源良好工作指示(PG)					
PG 上升阈值	V_{OUT} rising,V_{FB}/V_{REF}	93	94.5	96	%of V_{REF}
	V_{OUT} falling,V_{FB}/V_{REF}	104	105.5	107	%of V_{REF}
PG 下降阈值	V_{OUT} falling,V_{FB}/V_{REF}	91.5	93	94.5	%of V_{REF}
	V_{OUT} rising,V_{FB}/V_{REF}	105.5	107	108.5	%of V_{REF}
PG 迟滞阈值	V_{FB}/V_{REF}		1.5		%of V_{REF}
PG 输出电压低	I_{SINK} =1 mA		0.1	0.3	V
PG 上升抗扰动时间			70		μs
PG 下降抗扰动时间			60		μs
保护					
HS 峰值电流限	30 % dutvcvcle	4.3	5.8	7.3	A
LS 谷值电流限		3	404	5.7	A
ZCD 电流		-0.05	0.05	+0.15	A
过温保护		160	175	185	℃
过温保护迟滞阈值			20		℃

5.4　温度特性要求

5.4.1　芯片的工作温度应符合-20±2 ℃～70±2 ℃温度范围

5.4.2　应按照 GB/T 2423.1、GB/T 2423.2 的要求进行测试，芯片在下列工作条件下，应能正常工作：

——低温-55 ℃，持续时间 72 h：
——高温 125 ℃，持续时间 72 h。

5.5 静电防护要求

芯片人体静电防护应满足GB/T 17626.2的要求，芯片在±9000 V的静电冲击后，应保持工作正常。

6 芯片测试

6.1 外观检查

6.1.1 芯片的外观检验应在光线充足的自然光或在 40 W 的日光灯下，垂直距离 1.5 m 左右的条件下，距样件 0.4 m 的条件下，进行裸视观察(裸视者视力不得低于 1.0)。
6.1.2 检查引脚未损坏，芯片标识清晰可见，无明显应力破损，视为合格芯片。

6.2 电特性测试

6.2.1 输入电压

环境条件应符合下列要求：
——环境温度在-20 ℃～70 ℃之间；
——相对湿度≤80 %；
——大气压力在 86 KPa～106 KPa 之间。

6.2.2 测试设备

电特性测试前，对所用到的所有设备进行检查，查看设备是否经过校准，校准证书是否在有效期内，测试设备性能是否满足芯片测量要求。

6.2.3 测试结果记录

按照芯片电特性的要求，对芯片施加激励进行测试，记录测试结果，测试结果全部满足要求，芯片视为合格。

6.3 温度特性测试

6.3.1 低温测试

将样品芯片放入温度为实验室温度的试验箱中，给样品通电并进行功能检测，样品应处于运行状态，然后将温度调节至-55±2 ℃，当样品的温度到达稳定后，在该温度下持续72 h，试验期间，样品应能够处于正常运行状态，试验后，芯片能够正常工作。

6.3.2 高温测试

将样品芯片放入温度为实验室温度的试验箱中，给样品通电并进行功能检测样品应处于运行状态，然后将温度调节至125±2 ℃，当样品的温度到达稳定后在该温度下持续72 h，试验期间，样品应能够处于正常运行状态，试验后，芯片能够正常工作。

6.4 静电防护测试

人体静电防护性能测试应满足GB/T 17626.2的要求，采用静电放电测试仪，通过人体放电模型直接对芯片引脚施加±9000 V的脉冲电压，试验后芯片能够正常工作视为合格。

7 检验规则

7.1 检验分类

产品检验分为出厂检验和型式检验。

7.2 出厂检验

7.2.1 检验要求

芯片出厂需经公司品质部检验，各指标合格后方能出厂。

7.2.2 检验项目

出检验项目应符合6.1～6.4的要求。

7.2.3 检验规则

芯片出厂检验应符合以下要求：

——在工艺条件、生产线、规格、生产日期等相同的为统一批次产品；

——产品出厂实现抽样检验，具体执行 GB/T 2828.1 计数抽样检验程序规定进行检验，外观按一般抽样水准Ⅱ级、尺寸按特殊检验水平 S-3 取样；

——检验中出现任意一项不合格，应允许修复后重新检验，直至再次检验合格。

7.3 型式试验

7.3.1 型式试验要求

有下列情况时，应进行型式试验：

——正式投产后，在结构、工艺、材料有较大改变时；

——当与客户产生质量技术分歧，需要仲裁时；

——质量监督部门提出型式试验要求时。

7.3.2 检验规则

7.3.3 当型式试验结果全部符合本文件要求时，判型式检验合格。

7.3.4 若检验中出现任何一项不符合，需重新送检，复检全部合格后，判型式试验合格，否则为不合格。

8 标志、包装、运输及贮存

8.1 标志

8.1.1 芯片上应有产品名称、型号、商标、生产企业名称等标志。

8.1.2 芯片上应标有电源的性质、额定电源电压（或电压范围)等。

8.1.3 芯片运输包装箱上应有如下标志:

——生产企业名称、地址、商标；

——印有易碎物品、向上、怕雨、禁止翻滚等包装储运图示。

8.1.4 标志应符合 GB/T 191 的规定并注明毛重和外形尺寸。

8.2 包装

8.2.1 芯片外包装箱应标明产品型号、数量、包装箱尺寸等，印刷字迹应清晰，色泽均匀，图案正确，无套色。

8.2.2 包装应保证芯片不受损坏，应符合防雨、防潮、防震等要求。

8.2.3 箱内应附有合格证、安装与使用说明书等。

8.3 运输

8.3.1 包装后的芯片应适合汽车、火车、飞机、轮船等运输工具的运输，运输中应防雨、防尘、防撞击、防日晒。

8.3.2 禁止与易燃、易爆、易腐蚀的物品一起装运，搬运应避免跌落。

8.4 贮存

8.4.1 芯片应贮存在通风、干燥、无腐蚀性介质的仓库内，周围不应有腐蚀性物品和气体存在。

8.4.2 芯片不可重压，堆码高度不应高于包装箱上标明的堆码层数。

8.4.3　芯片长期贮存还应符合 GB/T 42706.5 的要求。